



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08172265 A**

(43) Date of publication of application: 02 . 07 . 96

(51) Int. Cl. **H05K 3/40**(21) Application number: **06334631**(22) Date of filing: **20 . 12 . 94**(71) Applicant: **FUJI ELELCTROCHEM CO LTD**(72) Inventor:
NAKANO HISASHI
NOGUCHI TADAYOSHI
AMANO MASAMITSU**(54) CONTINUITY-ELECTRODE-FORMING METHOD
OF CERAMIC SHEET**

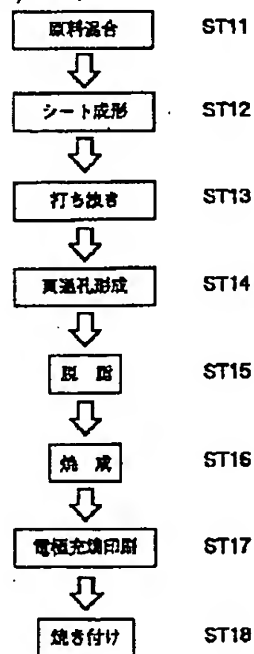
formed (ST 18).

COPYRIGHT: (C)1996,JPO

(57) Abstract:

PURPOSE: To provide the continuity-electrode-forming method, of a ceramic sheet, in which belt-shaped electrodes formed on both faces of the sheet and a continuity electrode which connects the belt-shaped electrodes are formed simultaneously.

CONSTITUTION: A sheet is formed of a raw material in which PVB and a solvent have been mixed (ST 11), and the sheet is stamped so as to form a working sheet (ST 13). Then, a through hole is made in the sheet (ST 14), the sheet is degreased and fired so as to obtain a sintered sheet (ST 15, ST 16). The sintered sheet is placed on a prescribed base, prescribed parts on both the surface and the rear of the sintered sheet are coated with an electrode material by a screen printing operation, belt-shaped electrodes are formed, the air is sucked simultaneously through many small holes which have been made in the base, an electrode material is made to flow into a wall face inside the through hole, and a continuity electrode is formed (ST 17). Then, the coated electrode material is fired, and a product is



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-172265

(43) 公開日 平成8年(1996)7月2日

(51) Int.Cl.⁴

H 0 5 K 3/40

識別記号

庁内整理番号

F I

技術表示箇所

K 7511-4E

審査請求 未請求 請求項の数 2 F D (全 6 頁)

(21) 出願番号 特願平6-334631

(22) 出願日 平成6年(1994)12月20日

(71) 出願人 000237721

富士電気化学株式会社

東京都港区新橋5丁目36番11号

(72) 発明者 中野 寿

東京都港区新橋5丁目36番11号 富士電気
化学株式会社内

(72) 発明者 野口 忠良

東京都港区新橋5丁目36番11号 富士電気
化学株式会社内

(72) 発明者 天野 昌光

東京都港区新橋5丁目36番11号 富士電気
化学株式会社内

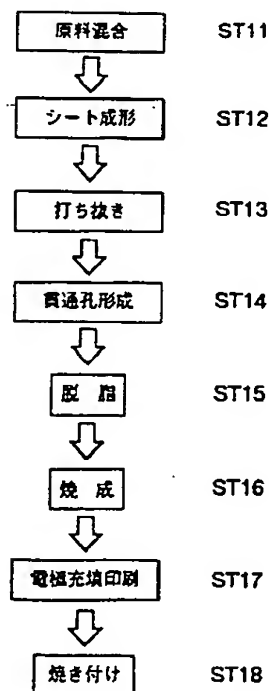
(74) 代理人 弁理士 松井 伸一

(54) 【発明の名称】 セラミックスシートの導通電極形成方法

(57) 【要約】

【目的】 シートの両面に形成する帯状電極と、帯状電極を接続する導通電極を同時に形成するセラミックシートの導通電極形成方法を提供すること。

【構成】 PVBと溶媒を混合してできた原料からシートを成形し(ST11、ST12)、そのシートを打ち抜いて加工用シートを形成する(ST13)。次いで、シートに貫通孔を形成し(ST14)、ここでシートを脱脂、焼成し、焼結シートを得る(ST15、ST16)。所定の台に焼結シートを置き、スクリーン印刷により焼結シートの表裏両面所定部位に電極材料を塗布し、帯状電極を形成すると同時に、台に形成された多数の小孔を通じて吸気し、貫通孔内部壁面に電極材料を流し込み、導通電極を形成する(ST17)。そして、塗布した電極材料を焼き付けて、製品を形成する(ST18)。



【特許請求の範囲】

【請求項1】 焼成前のシートの所定位置に貫通孔を形成した後、焼成して焼結シートを製造し、

前記焼結シートの両面の所定位置に電極材料を塗布することにより、電極パターンを形成するとともに前記電極材料を前記貫通孔に流し込んで導通電極を形成するようにしたセラミックスシートの導通電極形成方法。

【請求項2】 前記焼結シートの片面に電極材料を塗布する際に、前記焼結シートの反対面側より少なくとも前記貫通孔を吸気することで、塗布された電極材料を前記貫通孔内部に吸引するようにした請求項1に記載のセラミックスシートの導通電極形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、セラミックスシートの導通電極形成方法に関するもので、より具体的には、一枚のセラミックスシートの表裏に形成する電極パターン同士を接続する方法の改良に関するものである。

【0002】

【発明の背景】一枚のセラミックシートに形成した電極パターン同士を接続するには、焼結した後最終製品の大きさに切断したシートの側面に印刷によって接続電極を形成し、その接続電極により両電極パターン同士の導通を図っていた。

【0003】しかし、係る方法では製品に合わせて小さなチップ状に切断したシートに対して1個ずつ接続電極を形成するため、電極パターンのように多数個とり得る大きなシート状態で同時に形成することができず、その処理数が多く煩雑となる。さらに最終的に製品の外部に接続電極が露出するため、他の電子部品と短絡したり、逆に露出部分の一部が欠けて導通不良になるおそれがある。

【0004】そこで、本発明者らは積層タイプの誘電体チップ部品等における内部導体同士の接続に用いられるビヤやビヤホール等と称される導通電極を用いて上記一枚のセラミックシートの表裏に形成した電極パターン同士を接続することを考えた。まず、係るセラミックシートに対する導通電極形成方法について説明すると、図6に示すように、溶剤とPVBを混合することでシートの原料となるスラリー状の混合物をつくり(ST1)、その混合物を用いてドクターブレード法により所定厚さからなる連続したグリーンシートを成形する(ST2)。そして、連続して形成され搬送される帯状のグリーンシートを所定長さごとに切断することによって、加工用シートを形成する(ST3)。

【0005】次いで、そのグリーン状態の加工用シートの表面側に薄く透明なマイラを貼り付けてシートを補強し、パンチングマシンを用いてマイラ側から貫通孔を形成する(ST4)。そして、マイラを上にしてその表面に銀ペースト(電極材料)を塗布することにより貫通

孔内に電極材料を充填して、導通電極を形成する(ST5)。次いで、シートの表面からマイラを剥離して、加工用シートの表面に銀ペースト等の電極材料をスクリーン印刷することによって、所定形状の電極パターンを形成する。(ST6)。

【0006】ここで、導通電極の形成と電極パターンの形成を別々に行うのは、貫通孔の形成の際にマイラ側からパンチするため、加工用シートの裏面側には貫通孔の周囲に、外側に突出するバリが形成されるのでその裏面側から貫通孔内に電極材料を充填することは出来ない。そこで上記のようにマイラが張り付けられている表側から貫通孔内に電極材料を充填するため、マイラがマスクと同じ役割を果たし、貫通孔に電極材料を充填すると同時に、加工用シート表面に電極パターンを印刷できないからである。

【0007】そして、加工用シートを脱脂した後(ST7)、加工用シートの焼成及び電極パターン、導通電極の焼き付けを行う(ST8)。

【0008】しかしながら、上記したセラミックシートに対する導通電極形成方法では、加工用シートの表裏面に形成する電極パターンと導通電極は別々に形成することになる。また、シートの両面に電極パターンを形成する場合に、シートに貼られたマイラを剥離する必要があるが、マイラは貫通孔に電極材料を充填する際のマスクの役割をしており、貫通孔に電極材料を充填するときに、マイラに電極材料が付着していると、マイラを剥離する時に貫通孔の充填物がマイラとともに抜けるおそれがある。特に、シートに多数の貫通孔を形成したときに、この問題は多く発生しやすくなる。

【0009】また、シート焼成と、電極焼き付けを同時に行うことになるので、シート焼成温度と電極材の焼き付け温度の違いから、シートの反りが発生するので、製品の歩留まりが劣化してしまうばかりでなく、貫通孔内に充填した電極材料の熱収縮率がシートに比べ大きいためにシートの厚みの減少よりも電極材料の収縮の方が大きくシートの表裏面に形成した電極パターンから離反し導通不良となるおそれもある。そして、上記各種の理由から歩留まりは30%程度の不良品が発生していた。

【0010】さらに、積層タイプのチップ部品に適用する場合には一般にシートの片面側だけに電極パターンを形成するようにしたため上記のような処理工程で行なったが、本発明が対象とする1枚のシートの表裏両面に形成した電極パターン同士の接続を図る場合に係る技術を適用すると、ステップ6の電極パターンの印刷を行なう工程が、上記のように加工用シートの表面に電極パターンを印刷した後、加工用シート、電極パターンを自然乾燥させてある程度固化させた後、それを反転させて加工用シートの裏面側に所定形状の電極パターンを形成することになる。よって、片面ずつ電極パターンを形成する工程と導通電極を形成する工程の3つの工程を行うこと

になり、作業が煩雑となるとともに、工程に時間がかかり、上記問題が顕著になり、そのままでは実用に供し得ないものとなる。

【0011】本発明は、上記した背景に鑑みてなされたもので、その目的とするところは、上記した問題点を解決し、セラミックシートに形成する電極形成の工程を簡易化し、シート両面に形成された電極パターンをそのシートの内部を貫通する導通電極により接続することが確実に行なえ、歩留まりの高いセラミックスシートの導通電極形成方法を提供することにある。

【0012】

【課題を解決するための手段】上記した目的を達成するため、本発明に係るセラミックスシートの導通電極形成方法では、焼成前のシートの所定位置に貫通孔を形成した後、焼成して焼結シートを製造し、前記焼結シートの両面の所定位置に電極材料を塗布することにより、電極パターンを形成するとともに前記電極材料を前記貫通孔に流し込んで導通電極を形成するようにした。

【0013】そして好ましくは前記焼結シートの片面に電極材料を塗布する際に、前記焼結シートの反対側面より少なくとも前記貫通孔を吸引することで、塗布された電極材料を前記貫通孔内部に吸引することである。

【0014】

【作用】グリーン状態のシートに貫通孔を形成した後、シートを焼成して焼結シートを得る。焼結シートの場合には強度が増すため、電極形成の際にマイラ等の補強材が不要となる。そして、シート表裏面に電極材料をスクリーン印刷等により塗布することで、電極パターンを形成すると同時に、貫通孔内部に電極材料を塗布し、導通電極を形成する。また焼結シートに電極材料を塗布するに際し、反対側から吸引すると、その吸引力は貫通孔を介して焼結シートの表面側に伝わるため、その表面に塗布された電極材料はその吸引力により強制的に貫通孔内に流れ込み、貫通孔内部壁面に電極材料が付着する。そして、印刷後に所定温度で乾燥させた後、シートを裏返して同様の処理を行うことで、貫通孔内部の電極材料が結合し、シート表裏面に形成される電極パターンとそれら電極パターンを接続する導通電極を同時に形成する。また、貫通孔内への電極材料の充填は、表面側の電極パターンの形成時と、裏面側の電極パターンの形成時の2回に渡って行なわれるため、たとえ1回目の形成で完全に充填されなくてもその次に行われる反対側の電極パターンの形成により完全に充填され、導通される。換言すれば、充填可能なシートの厚さが増加する。そして、電極パターン、導通電極を所定温度で焼き付けることで、電極パターン、導通電極を完全に接続する。

【0015】

【実施例】以下、本発明に係るセラミックスシートの導通電極形成方法の好適な実施例を添付図面を参照にして詳述する。図1は本発明に係るセラミックスシートの導

通電極形成方法の一実施例の工程図を示している。溶剤、PVBを混合した原料からグリーンシートを成形し(ST11、ST12)、その成形されたシートを切断し、加工用シートを形成する(ST13)。その加工用シートは厚みが0.30~0.47mm位(グリーンシート時)の薄いものを対象としているので、加工用シートにマイラを貼り付けて補強し、パンチングマシン等の治具によって貫通孔を形成する(ST14)。ここまでの処理は従来と同様であるため、詳細な説明を省略する。

10

【0016】ここで本発明では、上記ステップ14で貫通孔を形成後、その貫通孔内に電極材料を充填したりすることなく焼成する。すなわち、加工用シートよりマイラを剥離し、加工用シートを脱脂、焼成し、焼結シートを製造する(ST15、ST16)。焼結シートは、加工用シートに比し一定の割合で収縮され、また強度も高くなる。上記焼成は、貫通孔が形成された加工用シートのみに対して行われ、従来のように電極パターンや貫通電極が印刷・充填されていないため、大きな反りやクラックは生じない。また、焼成温度は、従来のように電極材料を考慮することなく加工用シートに合わせた最適なものを設定できる。

20

【0017】次いで、焼結シートの表裏両面に、銀ペースト等の電極材料をスクリーン印刷して電極パターンたる帯状電極を形成するとともに、その帯状電極形成時の電極材料がそのまま貫通孔に流れ込むことにより、帯状電極を接続する導通電極も同時に形成する(ST17)。そして、帯状電極、導通電極を焼き付け、帯状電極、導通電極を完全に接続する(ST18)。この焼き付け温度も、電極材料中の溶剤などを飛ばすことが出来る最適な温度で処理することができ、また、係る焼き付け温度は焼成温度よりも低いために、その焼き付けにより焼結シートが劣化することもない。

30

【0018】ここで本発明の要部となるステップ17の処理である帯状電極及び導通電極を形成する具体的な方法について、図2~図4を用いて詳述する。まず、ステップ11~16までの処理を経て、図2に示すように貫通孔12を有する焼結シート11が形成される。本例では、説明の便宜上貫通孔12を1直線上に3個並ぶように配置し、その焼結シート11の表裏両面には、その3個の貫通孔12を通る所定幅の帯状の電極を形成するようにした。そして、係る焼結シート11を台13に乗せる。

40

【0019】図2(B)に示すように、台13には焼結シート11の平面形状と略同一の平面形状を有し底浅の凹所14が形成され、その凹所14の底面には多数の溝部15が一定の間隔をおいて平行に形成されている。その溝部15の底面には多数の小孔16が形成されている。この小孔16は台13の底面に開口される。そして、焼結シート11を凹所14内に配置する際には、そ

50

✓

の凹所14の底面に紙17を敷き、その紙17の上に焼結シート11を載置する。この紙17は、通気性を有する材質のものをを用いる。これにより、後述するように小孔16の外側より吸引した際に、その吸引力が溝部15、紙17を介してその紙17の上に置かれた焼結シート11に伝わるようになる。

【0020】そして、図3に示すように、焼結シート11の表面にスクリーン18を重ね、スキージ19を移動させることで電極材料20を焼結シート11の表面をスクリーン印刷する。すると、電極材料20は、スクリーン18の所定部分を透過して対応する焼結シート11の表面所定部位、すなわち、上記貫通孔12を含む所定幅の帯状部分に電極材料20に塗布される。

【0021】この時、同時に小孔16の外側より、図示省略する吸気ポンプ等で溝部15及び紙17で形成された空間の空気を吸気する。すると紙17を敷いているため、上記吸引力により紙17は凹所14の底面に密着し溝15の上部開口を閉塞し、空気の漏れを最小限に抑制することにより、効率よく吸引される。そして、使用する紙17は通気性を有するため、吸引力は、紙17を介してその上に置かれた焼結シート11に伝わり、その焼結シート11を吸引するとともに、貫通孔12を介して焼結シート11の表面に塗布された電極材料20も吸引する。これにより、シート表面に帯状電極20が形成されると同時に、電極材料を、貫通孔12内に吸引してその内壁面に塗布させる。

【0022】そして、形成された帯状電極20を自然乾燥させて固めた後、焼結シート11を裏返して、再び電極材料をスクリーン印刷すると同時に、同様の処理を行う。このように、貫通孔12内への電極材料の充填処理は、表側の帯状電極20の形成のための印刷時と裏側の帯状電極の形成のための印刷時の2回行われ、しかも貫通孔の両側からそれぞれ充填処理されるので、焼結シート11の肉厚が厚かったりその他の原因により1回の処理で貫通孔内に完全に電極材料が充填されなくても、2回行なうことにより確実に充填され、表裏両面に形成した帯状電極と導通される。換言すれば、本発明で処理可能な焼結シート11の厚さが増す。

【0023】よって、図4に示すように、焼結シート11の表裏に形成された帯状電極21a、21bは、導通電極22により接続される。

【0024】なお、貫通孔12に流れ込む電極材料20は、焼結シート11の表裏に形成された帯状電極21a、21bをつなげていればよいので、図示のように貫通孔12内全体に充填されていてもよく、或いはスルーホールのように貫通孔12の内壁面にのみ塗布されていても構わない。

【0025】次に、上記した実施例によるセラミックスシートの導通電極形成方法によって形成された製品の一例として、加速度センサーの製造方法を詳述する。図5

に示すように、加速度センサーは、ベース、圧電素子、おもりの3層のシートから形成されている。まずベースとなるシート23aに貫通孔24を形成し、焼成する。そして、図3を参照すると、シート23aの片面側を上部として、台13にのせ、電極材料をスクリーン印刷して、外部電極25を形成すると同時に、孔部24に電極材料を流し込む。ついで、シート23aを裏返し、同様に内部電極26を形成し、同時に、電極材料を貫通孔24に流し込み、導通電極27を形成する。

【0026】同様に、圧電素子となるシート23bに貫通孔28を形成した後、焼成し、シート23bの両面に電極材料をスクリーン印刷して、内部電極29、30を形成すると同時に、導通電極31を形成する。そして、シート23a、シート23b、おもりとなるシート23cを導電性接着剤により接着し、所定形状に切断し、加速度センサーを形成する。係る構成にすることにより、加速度を受けた際に圧電素子のシート23bの上下両面に発生する起電力を、導通電極27、31を介して外部電極25に取り出すことができる。

【0027】

【発明の効果】以上のように、本発明に係るセラミックスシートの導通電極形成方法では、シートに貫通孔を形成し、そのシートを焼成することによって製造される焼結シートに対して電極材料を塗布することにより電極パターン及び導通電極を形成するようにしたため、電極材料塗布時には焼結シート表面に補強材としてのマイラ等を貼り付ける必要がなくなるので、電極材料を、スクリーン印刷すると同時に貫通孔内部に流し込むことができる。また、導通電極を形成する前にマイラを剥がしてしまうので、マイラの剥離とともに導通電極が抜けてしまうといった弊害が生じない。これにより不良品の発生率を0%にすることができた。

【0028】そして、電極パターンを形成すると同時に導通電極を形成することができるので、従来のセラミックスシートの導通電極形成方法の工程図と本発明によるセラミックスシートの導通電極形成方法の工程図を比較すると、本発明では、従来の電極充填工程が省かれる代わりに、焼き付け工程が増えるので、工程数は変わらないが、焼き付け工程は、他の工程に比べて極めて短時間でできるので、全体の工程時間を短縮することができる。

【0029】焼結シートを台の上にのせて、その台の底面にあけられた小孔を通じて、外部より吸気すること、焼結シートに形成される貫通孔のより深くまで電極材料が流し込まれるので、焼結シートの両面に形成された電極パターンを接続する導通電極が、より確実にシート内部に形成される。

【0030】また、電極を形成する前にシートを焼成するので、シートの材質と電極の材質の焼き付け温度の差から生じるシートの反りが発生するといった弊害もなく

なる。さらに、焼成温度と焼き付け温度は、それぞれ最適な温度設定をすることができる。さらに、従来は焼成前に充填を行なっていたため、最終製品の焼結シートの肉厚はグリーンシート状態よりも薄くなるが、本発明ではそのように収縮した焼結シートに対して貫通孔内への電極材料の充填を行なうようにしたため、充填可能な肉厚が増す。貫通孔内への電極材の充填処理は2回行なわれるため、製造可能なシートの肉厚は、さらに増すことができる。

【図面の簡単な説明】

【図1】本発明に係るセラミックスシートの導通電極形成方法の一実施例を示す工程図である。

【図2】(A)は図1に示す本実施例におけるステップ17の電極充填印刷処理を行なう際の一工程を示す概略図である。(B)は同図(A)の断面図である。

*【図3】電極パターン、導通電極を形成している状態を説明する図である。

【図4】(A)は本実施例により形成された電極パターン、導通電極を示す概略図である。(B)は同図(A)の断面図である。

【図5】本発明に係るセラミックスシートの導通電極形成方法によって製造された加速度センサーの一例を示す図である。

【図6】従来のセラミックスシートの導通電極形成方法を示す工程図である。

【符号の説明】

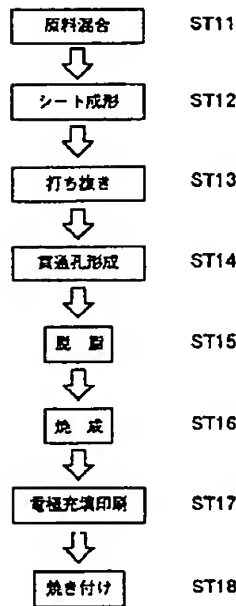
11 焼結シート

12 貫通孔

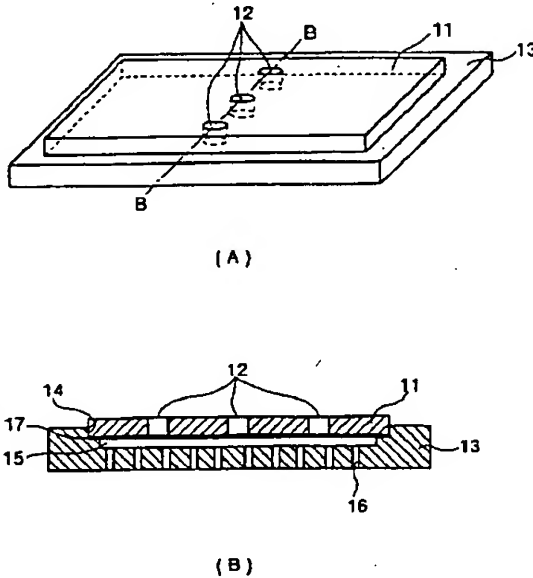
21a, 21b 帯状電極（電極パターン）

22 導通電極

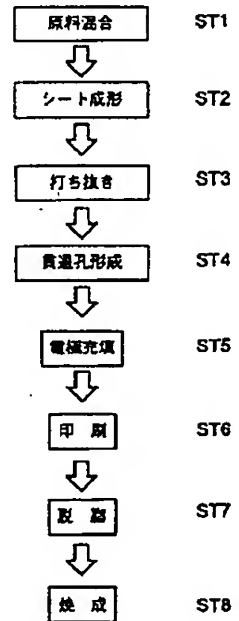
【図1】



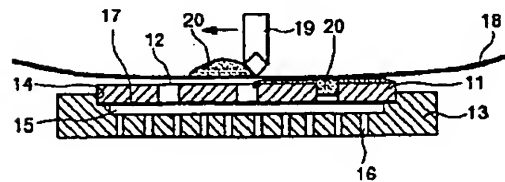
【図2】



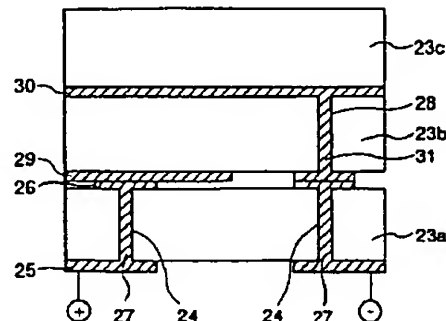
【図6】



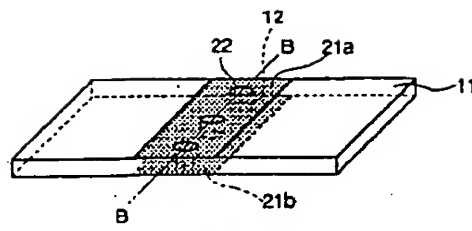
【図3】



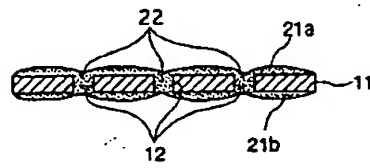
【図5】



【図 4】



(A)



(B)

2/3,AB,LS/1 (Item 1 from file: 351)
DIALOG(R)File 351:Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.

010863554

WPI Acc No: 1996-360505/ 199636

XRPX Acc No: N96-304025

Conductive energisation pole formation method for ceramic sheet -
involves pouring electrode material into inner wall surface of through
hole which is formed in ceramic sheet at predetermined position

Patent Assignee: FUJI ELECTROCHEMICAL CO LTD (FJIC)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8172265	A	19960702	JP 94334631	A	19941220	199636 B

Priority Applications (No Type Date): JP 94334631 A 19941220

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 8172265	A		6	H05K-003/40	

Abstract (Basic): JP 8172265 A

The method involves forming a through hole in the ceramic sheet, at
predetermined position. Then the sheet is baked and a sintering sheet
is manufactured.

An electrode material is applied to both sides of the sintering
sheet, at predetermined positions. Thus, an electrode pattern is
formed. Then, electrode material is poured into the inner wall surface
of the through hole and a conductive energisation pole is formed.

ADVANTAGE - Avoids generation of inferior goods. Shortens
processing time. Forms energisation pole in ceramic sheet, reliably.
Increases thickness of sheet considerably.

Dwg.1/6

2/3,AB,LS/2 (Item 1 from file: 345)
DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat
(c) 2001 EPO. All rts. reserv.

Acc no: 13132088

Basic Patent (No,Kind,Date): JP 8172265 A2 960702

<No. of Patents: 001>

CONTINUITY-ELECTRODE-FORMING METHOD OF CERAMIC SHEET (English)

Patent Assignee: FUJI ELECTROCHEMICAL CO LTD

Author (Inventor): NAKANO HISASHI; NOGUCHI TADAYOSHI; AMANO MASAMITSU

IPC: *H05K-003/40;

CA Abstract No: *125(12)156449P; 125(12)156449P

Derwent WPI Acc No: *G 96-360505; G 96-360505

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 8172265	A2	960702	JP 94334631	A	941220 (BASIC)

Priority (No,Kind,Date): JP 94334631 A 941220

2/3,AB,LS/3 (Item 1 from file: 347)
DIALOG(R)File 347:JAPIO
(c) 2001 JPO & JAPIO. All rts. reserv.

05216765

CONTINUITY-ELECTRODE-FORMING METHOD OF CERAMIC SHEET

PUB. NO.: 08-172265 [JP 8172265 A]
PUBLISHED: July 02, 1996 (19960702)
INVENTOR(s): NAKANO HISASHI
NOGUCHI TADAYOSHI
AMANO MASAMITSU
APPLICANT(s): FUJI ELELCTROCHEM CO LTD [351221] (A Japanese Company or
Corporation), JP (Japan)
APPL. NO.: 06-334631 [JP 94334631]
FILED: December 20, 1994 (19941220)

ABSTRACT

PURPOSE: To provide the continuity-electrode-forming method, of a ceramic sheet, in which belt-shaped electrodes formed on both faces of the sheet and a continuity electrode which connects the belt-shaped electrodes are formed simultaneously.

CONSTITUTION: A sheet is formed of a raw material in which PVB and a solvent have been mixed (ST 11), and the sheet is stamped so as to form a working sheet (ST 13). Then, a through hole is made in the sheet (ST 14), the sheet is degreased and fired so as to obtain a sintered sheet (ST 15, ST 16). The sintered sheet is placed on a prescribed base, prescribed parts on both the surface and the rear of the sintered sheet are coated with an electrode material by a screen printing operation, belt-shaped electrodes are formed, the air is sucked simultaneously through many small holes which have been made in the base, an electrode material is made to flow into a wall face inside the through hole, and a continuity electrode is formed (ST 17). Then, the coated electrode material is fired, and a product is formed (ST 18).